(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関 国際事務局





(43) 国際公開日 2005 年2 月24 日 (24.02.2005)

PCT

(10) 国際公開番号 WO 2005/018039 A1

(51) 国際特許分類7:

H01P 5/107

(21) 国際出願番号:

PCT/JP2004/009169

(22) 国際出願日:

2004年6月30日(30.06.2004)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ: 特願2003-295386

5 2003年8月19日(19.08.2003) JP

(71) 出願人 (米国を除く全ての指定国について): 株式 会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市天神2丁目 26番10号 Kyoto (JP).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 加藤貴敏(KATO,

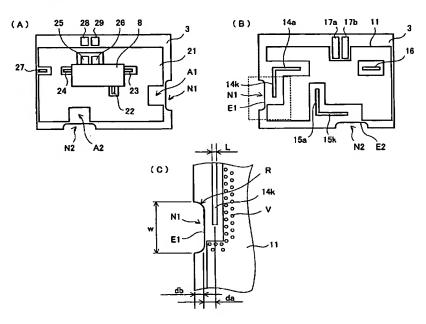
Takatoshi) [JP/JP]; 〒6178555 京都府長岡京市天神2丁目26番10号株式会社村田製作所内 Kyoto (JP). 斉藤篤 (SAITOH, Atsushi) [JP/JP]; 〒6178555 京都府長岡京市天神2丁目26番10号株式会社村田製作所内 Kyoto (JP).

- (74) 代理人: 小森 久夫 (KOMORI, Hisao); 〒5400011 大阪 府大阪市中央区農人橋 1 丁目 4 番 3 4 号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: RAIL CONVERTER, HIGH-FREQUENCY MODULE, AND RAIL CONVERTER MANUFACTURING METHOD

(54) 発明の名称: 線路変換器、高周波モジュールおよび線路変換器の製造方法



(57) Abstract: There is provided a rail converter capable of arranging a flat circuit in a direction parallel to the propagation direction of the magnetic wave propagating in a solid-state waveguide in such a manner that the connection characteristic between the flat circuit and the solid-state waveguide configured on a dielectric substrate is not affected by their assembling accuracy and the rail conversion characteristic is not affected by manufacturing irregularities of the dielectric substrate. The manufacturing method of the rail converter is also disclosed. For this, cut-off portions (N1, N2) are provided at the dielectric substrate end portion in the proximity to the connected rail portions (14k, 15k) formed on the dielectric substrate (3). The cut-off portions (N1, N2) are formed by punching a through hole in the mother board made of a ceramic green sheet, and after performing sintering, cutting the mother board by a dicing line passing through the through hole.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される 各PCTガゼットの巻頭に掲載されている「コードと略語 のガイダンスノート」を参照。

添付公開書類:

一 国際調査報告書

明細書

線路変換器、高周波モジュールおよび線路変換器の製造方法 技術分野

[0001] この発明は、マイクロ波帯やミリ波帯で用いられる伝送線路の線路変換器およびその製造方法に関するものである。

背景技術

- [0002] 従来、誘電体基板を用いて構成した平面回路と、立体的な空間内で電磁波を伝搬させる立体導波路との間で線路変換を行う線路変換器として特許文献1が開示されている。
- [0003] 特許文献1の線路変換器は、誘電体基板にマイクロストリップ線路を形成して平面 回路を構成するとともに、終端短絡導波管内に、その終端短絡導波管をH面に垂直 な面で2分割するように誘電体基板の一部を挿入したものである。
- [0004] また、本願出願人は、誘電体基板を立体導波路のE面に平行で且つ立体導波路のほぼ中央に配置するとともに、誘電体基板の導体パターンとして、立体導波路の遮断領域を構成する導体部分と、遮断領域で生じる定在波に電磁界結合する結合線路部分とを備えた線路変換器を特願2003-193156にて出願している。

特許文献1:特開昭60-192401号公報

発明の開示

- [0005] このような、マイクロストリップラインを導波管のH面に対して垂直に挿入した線路変換器においては、マイクロストリップラインと導波管との整合をとるために、挿入したマイクロストリップラインの先端部(この先端部は結合線路部分であり、結合線路部分はサスペンデッドラインである。)のマイクロストリップライン側からみたリアクタンスを0にする必要がある。この結合線路部分のリアクタンスを0にするためには、次の2つのインピーダンスを用いて整合の設計を行うことになる。
- [0006] (1) 導波管の一方の短絡(この短絡構造には、導波管のカットオフ特性を利用した 構造を含む)によるインピーダンス
 - (2) 導波管内のマイクロストリップラインを構成する誘電体基板の有無による不連続

部(誘電体基板端部)のインピーダンス

上記(1)のインピーダンスは結合線路部分と短絡部分との位置関係によって決定され、(2)のインピーダンスは結合線路部分と基板端部との位置関係によって決定される。ところが結合線路部分と基板端部との位置関係については、次に述べるように、 誘電体基板の製造方法に起因して充分な位置精度が得られないという問題があった

- [0007] 上記結合線路部分を備えた誘電体基板は、セラミックグリーンシートによるマザー 基板に複数組分の導体パターンを形成し、焼成した後に所定間隔でその焼成後の マザー基板を分断することによって得るようにしている。
- [0008] 焼成後のマザー基板を分断する際に、自動ダイシングでは、マザー基板上のある部分(たとえば端部)を基準点として、その基準点に対して予め定めた間隔で順次切断していく。マザー基板は、その焼成によって収縮するので、その収縮率を考慮して上記間隔を定める。
- [0009] ところが、このマザー基板焼成時の収縮率のばらつきは大きく、上記ダイシングラインの間隔と、分断対象であるマザー基板上の導体パターンの配列ピッチとにずれが生じる。そのため、複数本のダイシングラインのうちマザー基板の基準点から離れたダイシングラインである程、マザー基板上の導体パターンとのずれが大きくなる。たとえばマザー基板の一方の端部を基準点として切断する場合、他方の端部付近のダイシングラインではマザー基板全体の収縮ばらつきの影響を最も大きく受けることになる。しかもマザー基板焼成時の収縮率の設定値からのずれが大きくなる程、そのずれが顕著に現れる。
- [0010] 上記ずれによって、分断後の各誘電体基板端部と結合線路部分との距離が設計値からずれると、伝送線路部分側から見た結合線路部分のリアクタンスが大きくなって、立体導波路と平面回路とのインピーダンス不整合が生じる。その結果、所定の線路変換特性が得られないことになる。
- [0011] そこで、この発明の目的は、誘電体基板に形成した結合線路部分とその誘電体基 板端部との位置関係のばらつきを抑えて、平面回路と立体導波路との線路変換特性 を安定化させた線路変換器およびその製造方法を提供することにある。

- [0012] この発明は、立体的な空間内で電磁波を伝搬させる立体導波路と、誘電体基板に 所定の導体パターンを形成してなる平面回路とを備え、該平面回路と前記立体導波 路との線路変換を行う線路変換器において、誘電体基板を立体導波路のE面に平 行で且つ該立体導波路の略中央位置に配置するとともに、誘電体基板の導体パタ ーンとして、立体導波路を伝搬する信号と電磁界結合する結合線路部分と、該結合 線路部分から連続する伝送線路部分とを備え、前記結合線路部分に近接する前記 誘電体基板の端部に、前記結合線路部分の信号伝搬方向に平行な辺を有し、当該 辺の長さが前記立体導波路のE面の幅方向寸法以上である切欠き部を設けたことを 特徴としている。
- [0013] また、この発明は、上記の構造からなる線路変換器を備えた髙周波モジュールを構成する。
- [0014] また、この発明は、セラミックグリーンシートによるマザー基板に、複数組分の導体パターンと、結合線路部分から所定間隔を隔てた位置に貫通孔をそれぞれ形成し、このセラミックグリーンシートによるマザー基板を焼成し、焼成後のマザー基板をその貫通孔を通るラインで分断することによって、前記結合線路部分と誘電体基板端部との位置関係を定めることを特徴としている。
- [0015] このように、誘電体基板に形成した結合線路部分に近接する誘電体基板の端部を切欠き部としたことにより、その切欠き部は誘電体基板を分断する前のマザー基板状態で貫通孔として設けておくことができ、しかもその貫通孔はマザー基板の焼成前に設けておくことができるので、自動ダイシングの際にダイシングラインが相対的にずれても、結合線路部分とそれに近接する誘電体基板端部の切欠き部との位置関係はダイシングラインのずれの影響を受けない。その結果、伝送線路部分から見た結合線路部分のリアクタンスがほぼのになり、平面回路と立体導波路とがインピーダンス整合して線路変換特性の安定した線路変換器が得られる。
- [0016] また、切欠き部の結合線路部分の信号伝搬方向に平行な辺の長さを立体導波路のE面の幅より大きくしておくことによって、切欠き部(マザー基板状態での貫通孔)が結合線路の信号伝搬方向へずれても結合線路部分と誘電体基板端部(切欠き部分)との位置関係は一定であるので安定した線路変換特性が得られる。

図面の簡単な説明

[0017] [図1]第1の実施形態に係る線路変換器に用いる誘電体基板の構成を示す図である

[図2]同線路変換器の構成を示す図である。

[図3]同線路変換器の誘電体ストリップと誘電体基板との関係を示す部分斜視図である。

[図4]同線路変換器に用いる誘電体基板製造時のマザー基板状態を示す図である。 [図5]第2の実施形態に係る線路変換器の構成を示す分解斜視図である。

[図6]第1の実施形態に係る線路変換器を備えたミリ波レーダモジュールの構成を示す図である。

発明を実施するための最良の形態

[0018] 第1の実施形態に係る線路変換器およびその製造方法について図1〜図4を基に 説明する。

図1は線路変換器の一部である誘電体基板の構成を示す図である。(A)は上面図、(B)は下面図、(C)は(B)における破線で囲んだ部分の拡大図である。誘電体基板3の上面には接地導体21、チップ部品接続電極22~26、外部接続端子27~29をそれぞれ形成している。チップ部品接続電極22~26にはチップ部品8の端子を半田付けしている。

- [0019] 誘電体基板3の下面には(B)に示すように、接地導体11、伝送線路用導体14a, 15a、結合線路用導体14k, 15k、伝送線路用導体16, 17a, 17bをそれぞれ形成している。この結合線路用導体14k, 15kがこの発明に係る「結合線路部分」に相当する。
- [0020] 結合線路用導体14kに近接する誘電体基板3の端部には切欠き部N1を形成している。同様にもう一方の結合線路用導体15kに近接する誘電体基板3の端部に切欠き部N2を形成している。これらの切欠き部N1, N2は結合線路用導体14k, 15kの信号伝搬方向に平行な辺E1, E2を備えている。
- [0021] 結合線路用導体14kの近傍には接地導体11の端部を配置していて、この接地導体11の端部には、誘電体基板3の上下面の接地導体間11-21間を電気的に導通

させる複数のバイアホールVを設けている。同様に、結合線路用導体15kの近傍にも接地導体11の端部を配置するとともに、その端部に上下の接地導体11-21間を導通させる複数のバイアホールを設けている。

- [0022] 図2は線路変換器の構成を示す図である。ここでは結合線路用導体の形成面を表すために上下を反転させた状態にしている。(A)は下部導体板を取り除いた状態での上面図、(B)は(A)におけるB-B部分の断面図、(C)は(A)におけるC-C部分の断面図である。また、図3は上下2つの誘電体ストリップと誘電体基板との位置関係を示す部分斜視図である。
- [0023] 下部導体板1には下部誘電体ストリップ6を嵌め込む溝を形成している。同様に上部導体板2には上部誘電体ストリップ7を嵌め込む溝を形成している。この上下の導体板1,2の溝に上下の誘電体ストリップ6,7をそれぞれ嵌め込んだ状態で、下部導体板1と上部導体板2との間に誘電体基板3を挟み込むとともに、2つの誘電体ストリップ6,7を対向させることによって、誘電体充填導波路(DFWG)(以下単に「導波路」と言う。)を構成している。
- [0024] この導波路の下部導体板1および上部導体板2に平行な面ESがE面(伝搬する電磁波のモードであるTE10モードの電界に対して平行な面)である。このようにして誘電体基板3をE面に平行で且つ導波路の略中央位置に配置している。

図1に示した切欠き部N1, N2の結合線路部分14k, 15kに平行な辺E1, E2の長さは、上記E面ESの幅方向寸法以上にしている。

- [0025] 図1に示したように、誘電体基板3の下部導体板1に面する側の結合線路用導体1 4kの反対面側(誘電体基板3の上面)には接地電極21を設けていない(開口している)ので、この部分はサスペンデッドラインとして作用する。このサスペンデッドラインは、誘電体ストリップ6,7と導体板1,2による導波路の伝搬モードと電磁界結合する
- [0026] 下部導体板1には、図2の(C)に示すように誘電体基板3の結合線路用導体14kおよび伝送線路用導体14aに沿って伝送線路用の溝G12を形成している。この伝送線路用溝G12によってマイクロストリップラインの信号線側に所定の空間を設けるとともに、高次モードなどの他のモードを遮蔽している。また、上部導体板2にはチョーク用

の溝G22を形成している。この構造により、導体板1,2を重ね合わせた状態で、その 界面に生じる隙間からの放射損失を低減する。

結合線路用導体15kによるサスペンデッドラインと結合する他の導波路についても 同様に構成している。

[0027] 次に、この発明の高周波モジュールの実施形態として、ミリ波レーダモジュールの 例を図6を基に説明する。

図1に示した外部接続端子27から入力された信号は伝送線路導体16を経由して接続導体24に伝搬される。この実施形態では、図1に示したチップ部品8は、2逓倍器MLT、アンプAMPa, AMPb、方向性結合器CPL、およびアンプAMPcを備えている。

- [0028] 図6において、電圧制御発振器VCOは38GHz帯の信号を発生するとともに、変調入力信号に応じて出力信号周波数の変調を行う。2逓倍器MLTは入力信号を2逓倍して76GHz帯の信号を出力する。アンプAMPa, AMPbは2逓倍器MLTの出力信号を増幅する。方向性結合器CPLは、アンプAMPbの出力信号を所定の電力分配比で分配し、アンプAMPcとミキサーMIXへ出力する。アンプAMPcは方向性結合器CPLからの信号を電力増幅して送信部TX-OUTへ出力する。ミキサーMIXは受信部RX-INからの受信信号と方向性結合器CPLからの信号(ローカル信号)とをミキシングして、受信信号の中間周波信号をプンプIF-AMPへ出力する。このアンプIF-AMPは受信信号の中間周波信号を増幅して受信機回路へIF出力信号として与える。
- [0029] 図外の信号処理回路は、電圧制御発振器VCOの変調信号と受信信号の中間周 波信号との関係から、物標までの距離および相対速度を検知する。
- [0030] 図4は上記誘電体基板3を誘電体基板として切り出す前のマザー基板の状態を示している。図中の破線VL0〜VL4′, HL0〜HL4はマザー基板30のダイシングラインである。この縦横のダイシングラインで分断される各区画に図1に示した各種導体パターンを形成している。また、ある区画とそれに隣接する区画との間に貫通孔H1, H2を形成している。図4において右上の誘電体基板区画3′とその左側に隣接する誘電体基板区画との間に形成した貫通孔H1にはダイシングラインVL3が通り、

誘電体基板区画3′とそれの下部に隣接する誘電体基板区画との間の貫通孔H2にはダイシングラインHL1が通る。

- [0031] マザー基板30の焼成時の収縮率は多様なパラメータにより比較的大きくばらつくが、設計中心より収縮率が最も大きくても、または最も小さくても、各ダイシングラインが貫通孔H1, H2の形成範囲内を通るように貫通孔H1, H2の大きさを定めておく。このことにより、図1に示した切欠き部N1, N2と結合用線路14k, 15kとの間隔(図1の(C)に示したda)を常に一定に保つことができる。もちろんマザー基板30の収縮率によって上記間隔daは変化するが、マザー基板30に対するダイシングラインの相対的な位置ずれの影響を受けないので問題とはならない。
- [0032] 次に、前記線路変換器の製造方法について述べる。 まずセラミックグリーンシートによるマザー基板に、図4に示したように複数組分の導体パターンを厚膜印刷法により形成する。続いてパンチングマシーンによって貫通孔 H1, H2を打ち抜き加工する。
- [0033] その後、マザー基板30を焼成し、セラミックのマザー基板を得る。 続いて、図4に示したように縦横のダイシングラインVL0〜VL4′, HL0〜HL4で マザー基板30を分断することによって個別の誘電体基板3を得る。
- [0034] そして、各誘電体基板3に図1に示したチップ部品8を搭載する。 その後は図2、図3に示したように、上下の導体板1、2の溝に誘電体ストリップ6、7 を嵌め込み、上下の導体板1、2の間に誘電体基板3を装着する。
- [0035] 伝送信号の周波数を76GHz帯とした場合、図1,図2の各部の寸法は例えば次の通りである。

w-3.0

db-0.5

da-0.6

L-0. 2

t-0.2

Hd-1.8

Wg-1. 2

Wd-1. 1

R-0. 5R

但し、各寸法は[mm]である。

- [0036] 次に、第2の実施形態に係る線路変換器について図5を基に説明する。 図5において、誘電体基板3の上面には結合線路用導体13kと伝送線路用導体1 3aを含む導体パターンを形成している。この誘電体基板3の下面には結合線路用導 体13kに対向する部分を除いて接地導体を形成している。
- [0037] 誘電体基板3の結合線路用導体13kに近接する端部には切欠き部Nを形成している。この第2の実施形態でも、セラミックグリーンシートによるマザー基板の状態で打ち抜きによって貫通孔を形成し、セラミックグリーンシートの焼成後、ダイシングすることによって上記切欠き部Nを形成している。
- [0038] 上下の導波管9,10は組み合わせた状態で短絡導波管として作用する。誘電体基板3には溝12を形成していて、導波管9,10の短絡部分がこの溝12を貫通するように、誘電体基板3を導波管9,10の間に挟み込む。誘電体基板3は支持金属板18によって支持している。

このように立体導波路として空胴導波管を構成する場合にも同様に適用できる。

請求の範囲

[1] 立体的な空間内で電磁波を伝搬させる立体導波路と、誘電体基板に所定の導体パターンを形成してなる平面回路とを備え、該平面回路と前記立体導波路との線路変換を行う線路変換器において、

前記誘電体基板を、前記立体導波路のE面に平行で且つ該立体導波路の略中央位置に配置するとともに、

前記誘電体基板の前記導体パターンとして、前記立体導波路を伝搬する信号と電磁界結合する結合線路部分と、該結合線路部分から連続する伝送線路部分とを備え、

前記結合線路部分に近接する前記誘電体基板の端部に、前記結合線路部分の信号伝搬方向に平行な辺を有し、当該辺の長さが前記立体導波路のE面の幅方向寸法以上である切欠き部を設けたことを特徴とする線路変換器。

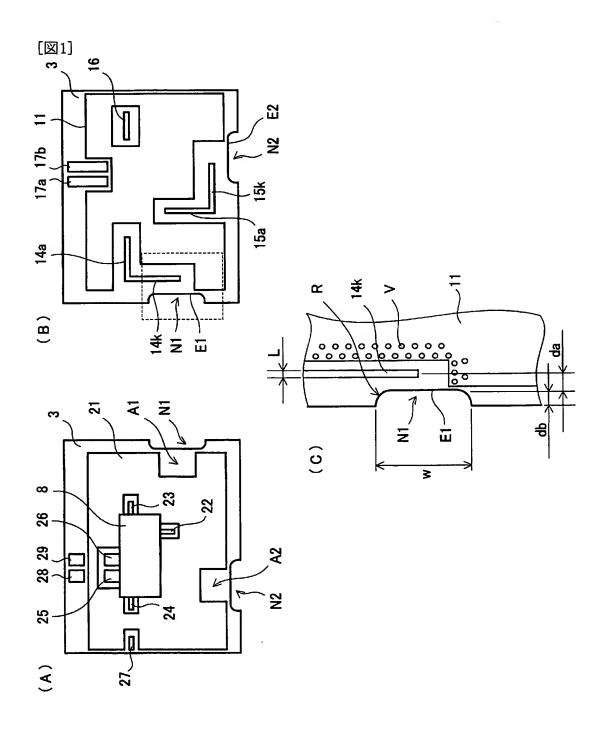
- [2] 請求項1に記載の線路変換器を備えた高周波モジュール。
- [3] 立体的な空間内で電磁波を伝搬させる立体導波路と、誘電体基板に所定の導体パターンを形成してなる平面回路とを備え、前記誘電体基板が前記立体導波路のE面に平行で且つ該立体導波路の略中央位置に配置されるとともに、前記誘電体基板の前記導体パターンとして、前記立体導波路を伝搬する信号と電磁界結合する結合線路部分と、該結合線路部分から連続する伝送線路部分とを備え、前記結合線路部分に近接する前記誘電体基板の端部に前記結合線路部分の信号伝搬方向に平行な辺を有し、当該辺の長さが前記立体導波路のE面の幅方向寸法以上である切欠き部を有して、前記平面回路と前記立体導波路との線路変換を行う線路変換器の製造方法であって、

セラミックグリーンシートによるマザー基板に、複数組分の前記導体パターンと前記 結合線路部分から所定間隔を隔てた位置に貫通孔を形成する工程と、

前記マザー基板を焼成する工程と、

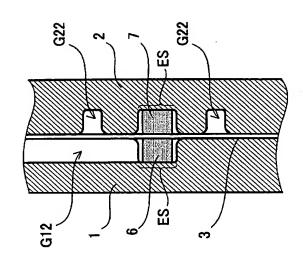
焼成後のマザー基板の前記貫通孔が前記切欠き部となるように、該焼成後のマザー基板を、前記貫通孔を通るラインで分断する工程と、

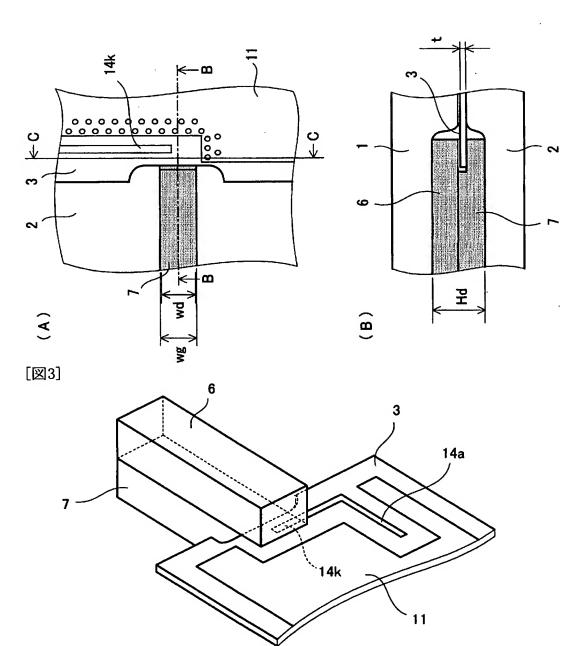
を含むことを特徴とする線路変換器の製造方法。



(°C)

[図2]

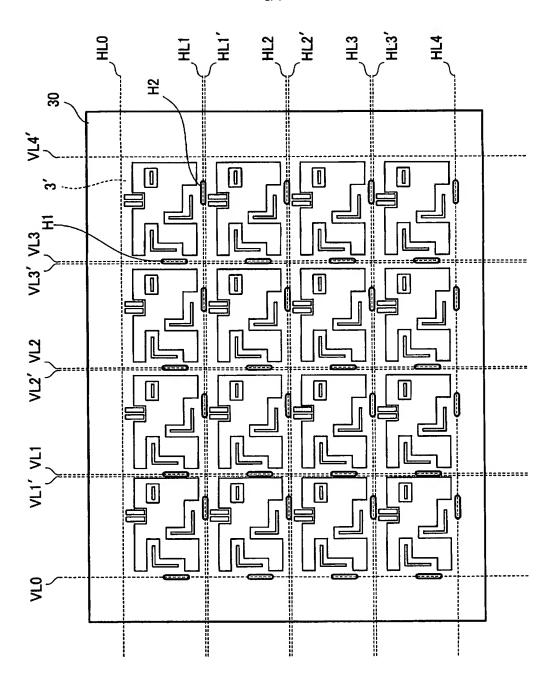




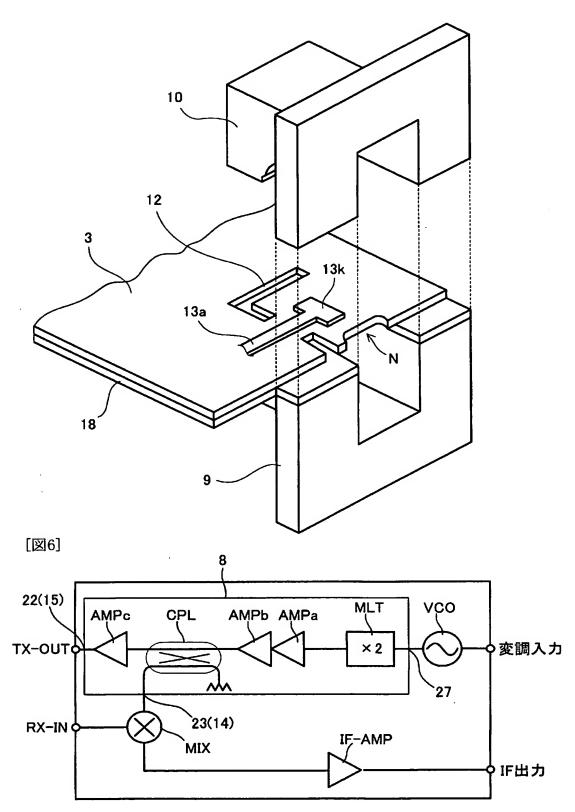
WO 2005/018039 PCT/JP2004/009169

3/4

[図4]







INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2004/009169

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁷ H01P5/107							
According to Inte	According to International Patent Classification (IPC) or to both national classification and IPC						
B. FIELDS SEA							
Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁷ H01P5/107							
Jitsuyo Kokai Ji	Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922–1996 Toroku Jitsuyo Shinan Koho 1994–2004 Kokai Jitsuyo Shinan Koho 1971–2004 Jitsuyo Shinan Toroku Koho 1996–2004						
Electronic data ba	Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)						
C. DOCUMEN	ITS CONSIDERED TO BE RELEVANT						
Category*	Citation of document, with indication, where ap	· · · · · · · · · · · · · · · · · · ·	Relevant to claim No.				
A	JP 2003-133815 A (Alps Electric Co., Ltd.), 09 May, 2003 (09.05.03), Par. No. [0016]; Fig. 2 (Family: none)		1-3				
A	Microfilm of the specification annexed to the request of Jap Model Application No. 148492/No. 70504/1990) (Hitachi, Ltd.), 29 May, 1990 (29.05.90), Full text; Figs. 1 to 8 (Family: none)	1-3					
	ocuments are listed in the continuation of Box C.	See patent family annex.					
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family					
Date of the actual completion of the international search 27 September, 2004 (27.09.04)		Date of mailing of the international search report 12 October, 2004 (12.10.04)					
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer					
Facsimile No. Form PCT/ISA/21	Facsimile No. Form PCT/ISA/210 (second sheet) (January 2004) Telephone No.						

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2004/009169

(Continuation)	DOCUMENTS CONSIDERED TO BE RELEVANT	·
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-177302 A (Alps Electric Co., Ltd.), 29 June, 2001 (29.06.01), Full text; Figs. 1 to 16 & EP 1168486 A1 & US 6577206 B2	1-3
A	JP 64-17502 A (Hitachi, Ltd.), 20 January, 1989 (20.01.89), Full text; Figs. 1 to 4 (Family: none)	1-3

A. 発明の属する分野の分類(国際特許分類(IPC)) Int. Cl ⁷ H01P5/107					
調査を行った	行った分野 最小限資料(国際特許分類(IPC)) t. Cl ⁷ H01P5/107				
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2004年 日本国登録実用新案公報 1994-2004年 日本国実用新案登録公報 1996-2004年					
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)					
C. 関連す	ると認められる文献				
引用文献の カテゴリー*		・シ けー その関連 する 策正の 基元	関連する 請求の範囲の番号		
A ·	JP 2003-133815 A 03.05.09、段落【0016】	(アルプス電気株式会社) 20	1 — 3		
A .	日本国実用新案登録出願63-148 録出願公開2-70504号)の願記 内容を記録したマイクロフィルム(も0.05.29、全文、第1-8図	書に添付した明細書及び図面の 株式会社日立製作所)199	1-3		
- ten - tel			(A.T.). (A. T.T.		
区欄の続	きにも文献が列挙されている。	□ パテントファミリーに関する別	紙を参照。 		
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願目前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す) 「O」口頭による開示、使用、展示等に管及する文献「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって 出願と矛盾するものではなく、発明の原理又は理論 の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明 の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以 上の文献との、当業者にとって自明である組合せに よって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 27.09.2004		国際調査報告の発送日 2.10.20	04		
国際調査機関の名称及びあて先 日本国特許庁(ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官(権限のある職員) 麻生 哲朗 電話番号 03-3581-1101	5T 3245 内線 3526		

	国际颁 企 致古	国际山政争号 PCI/ JF20	0 17 0 0 0 1 0 0
C(続き).	関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連すると	さは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2001-177302 A (ア 01.06.29、全文、第1-16図 6 A1 & US 6577206	ルプス電気株式会社) 20 & EP 116848	1-3
A	JP 64-17502 A (株式会社 1.20、全文、第1-4図 (ファミリ	日立製作所)1989.0 一なし)	1-3
,			
		·	
		·	